

中華民國專利公報 (19)(12)

(11)公告編號: 289145

(44)中華民國85年(1996)10月21日

(51)Int. Cl. 5: H01L23/28

發明

第 90105620 號
初審 (新穎) 引証附件
再審

(54)名 稱: 複體電路封裝方法及其裝置

(21)申請案號: 84107022

(22)申請日期: 中華民國84年(1995)07月07日

(72)發明人:
雷文雄

新竹市國大路七十二巷九十七號

(71)申請人:
雷文雄

新竹市國大路七十二巷九十七號

(74)代理人: 吳昌權 先生

2

[57]申請專利範圍:

1. 一種複體電路封裝方法, 包含:

①供給一種體電路晶片, 該晶片表面至少設置有排列成一行形式之數導電片, 除此以外皆包覆於絕緣膜內;

②供給一引線框架, 該一平面式引線框架經由沖壓成型具有至少二層次落差之引線框架, 第一層為具有複數之引線指, 第二層則為支撐上述晶片底部之基板, 每一引線指之第一端緣係朝向上述晶片, 而其第二端緣則朝外者;

③供給至少一導電線路晶片, 其係具有數引線匯流排, 每一引線匯流排之二端緣皆具有一連接片, 當此導電線路晶片固設於前述第二步驟之晶片上面時, 導電線路晶片與引線框架第一層之引線指高度約等高, 此時, 晶片之導電片即可與導電線路晶片引線匯流排相近之連接片打線連接, 而其引線匯流排另一端之

連接片則與引線框架第一層引線指打線連接者。

④將前述第三步驟結合導電線路晶片於晶片上及引線框架之裝置再以樹脂包覆之後, 對其裸露於樹脂包裝外之引線指再處理之即完成複體電路晶片之封裝者。

2. 根據申請專利範圍第1項之一種複體電路封裝方法, 其中, 該導電線路晶片可具有導電線路或具電阻器、電容器等被動元件或功率電晶體等主動元件之延長線路及引線連接片(bonding pad)者。

3. 一種複體電路封裝裝置, 至少包含有

一晶片, 其係複體電路裝置, 而其表面至少具有一行以上複數個導電片;
一引線框架, 該一引線框架至少具有二平面層次之落差, 第一層為具有複數之引線指, 第二層則為支撐上述晶片底部之基板, 每一引線指之第一端

(2)

緣係朝向上述晶片，而其第二端緣則朝外者；

一導電線路晶片，其係具有數引線匯流排，每一引線匯流排之二端緣皆具有一連接片，當此導電線路晶片固設於前述之晶片上面時，晶片之導電片即可與導電線路晶片引線匯流排相近之連接片打線連接，而其引線匯流排另一端之連接片則與引線框架第一層引線指打線連接者。

4. 根據申請專利範圍第3項之一種積體電路封裝裝置，其中，結合導電線路晶片於晶片上及引線框架之裝置以樹脂包覆後，對其裸露於樹脂包裝外之引線指再處理之即完成積體電路晶片之封裝者。

5. 根據申請專利範圍第3項之一種積體電路封裝裝置，其中，導電線路晶片與引線框架第一層之引線指高度約等高。

6. 一種積體電路封裝方法，包含：

①供給一積體電路晶片，該晶片表面至少設置有排列成一行形式之數導電片，除此以外皆包覆於絕緣膜內，每一導電片上皆設有金球凸塊者

②供給一引線框架，該一平面式引線框架經由沖壓成型具有至少二層次落差之引線框架，上層為具有複數之引線指，每一引線指朝向上述晶片之端緣上設有錫球，而其另一端緣係朝向上述晶片外側者；

③供給至少一導電線路晶片，其係具有數引線匯流排，每一引線匯流排之二端緣皆具有一焊錫凸塊；

④將步驟③之導電線路晶片倒置於晶片相對處，使晶片與引線框架之引線指約等高，而導電線路晶片之引線匯流排近晶片導電片一端之焊錫凸塊恰可與晶片導電片上之金球凸

4

塊相對連接，其次，該引線匯流排另一端反向朝外之焊錫凸塊亦相對應引線框架引線指之錫球，並與其相連接者；

5. ⑤將前述步驟④結合導電線路晶片於晶片上及引線框架之裝置再以樹脂包覆之後，對其裸露於樹脂包裝外之引線指再處理之即完成積體電路晶片之封裝。

10. 7. 根據申請專利範圍第6項之一種積體電路封裝方法，其中，該導電線路晶片可具有導電線路或具電阻器、電容器等被動元件或功率電晶體等主動元件之延長線路及引線連接片(bonding pad)者。

15. 8. 一種積體電路封裝裝置，至少包含有：

一晶片，其係積體電路裝置，而其表面至少具有一行以上複數個導電片，每一導電片上設置導電性金球凸塊；
一引線框架，該一引線框架至少具有二平面層次之落差，上層為具有複數之引線指，下層則為支撐前述晶片底部之基板，每一引線指朝向上述晶片之適當處設有錫球，而其另一反向端緣則朝外者；

20. 一導電線路晶片，其係具有數引線匯流排，每一引線匯流排之二端緣皆具有一焊錫凸塊，將此導電線路晶片倒置於前述之晶片上面時，晶片之導電片金球凸塊即可與導電線路晶片引線匯流排相近之焊錫凸塊相對應連接，而引線匯流排另一端之焊錫凸塊則與引線框架上層具有錫球之引線指相對應連接者。

25. 30. 35. 40.

9. 根據申請專利範圍第8項之一種積體電路封裝裝置，其中，結合導電線路晶片於晶片上及引線框架之裝置以樹脂包覆後，對其裸露於樹脂包裝外之引線指再處理之即完成積體電路晶片

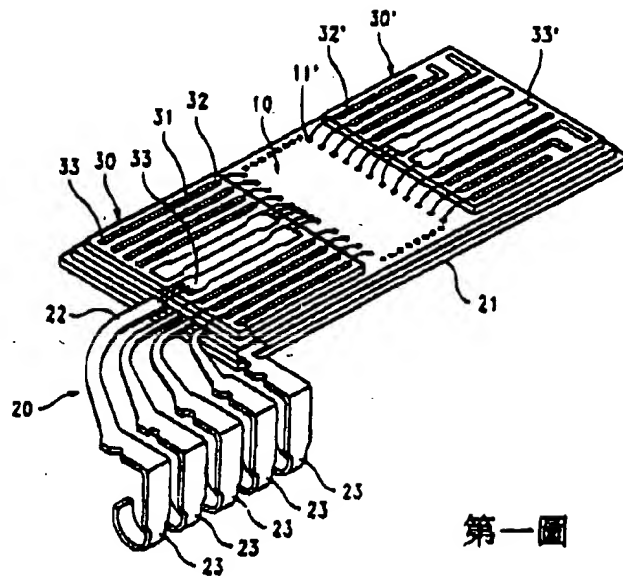
(3)

之封裝者。

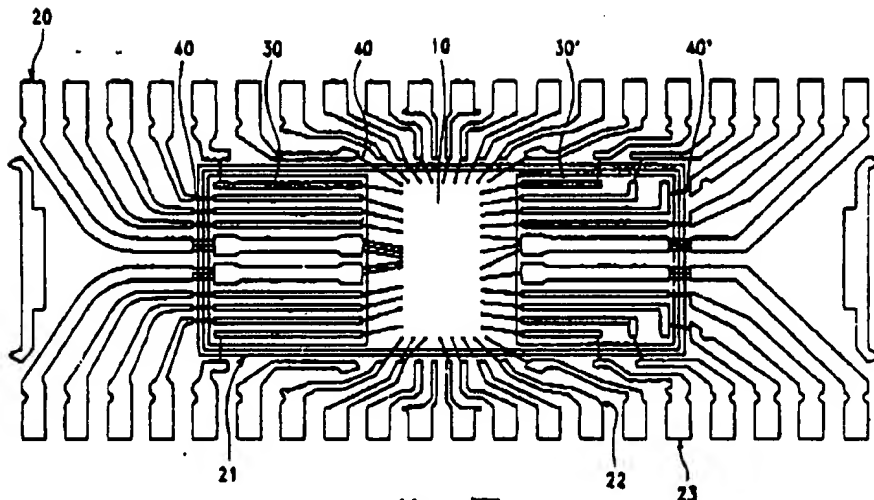
10. 根據申請專利範圍第8項之一種積體電路封裝裝置，其中，於導電線路晶片倒置之晶片係與引線框架上層之引線指高度約等高。

圖示簡單說明：

第1圖係本發明之導電線路晶片與積體電路晶片、引線框架結合之一較佳實施例之立體結構圖。

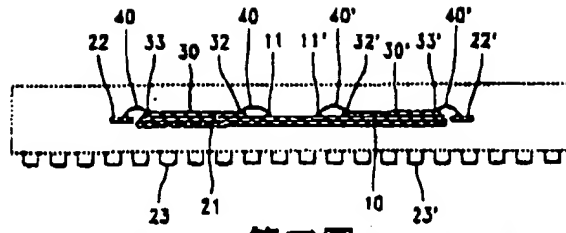


第一圖

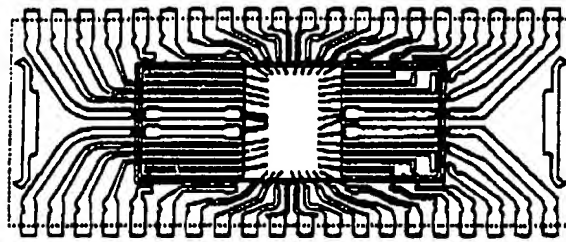


第二圖

(4)



第三圖



第三--一圖

STEP 1

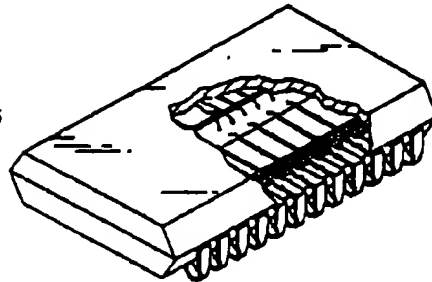
STEP 2

STEP 3

STEP 4

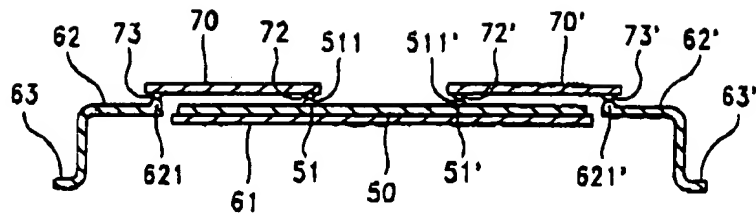
STEP 5

STEP 6

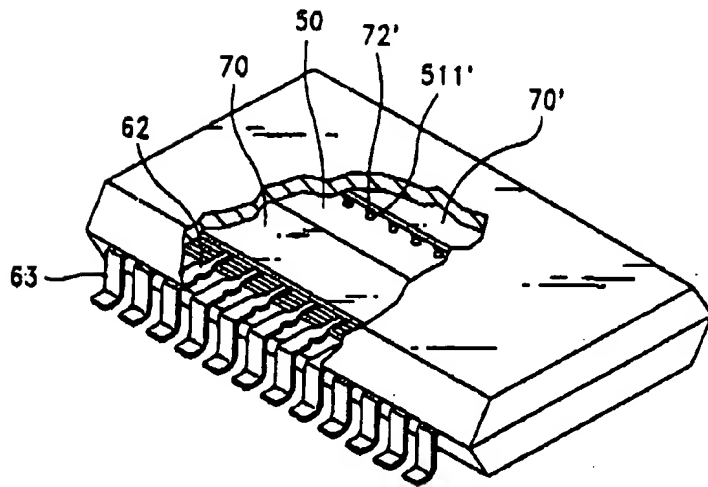


第四圖

(9)



第五圖



第五一一圖